

Цифровой запоминающий осциллограф своими руками.

Идея сделать цифровой запоминающий осциллограф рано или поздно приходит в голову каждому, кто занимается разработкой устройств на микроконтроллерах. И Ваш покорный слуга не стал исключением **Ж**

При разработке структурной и принципиальной схемы я ставил перед собой следующие задачи:

- Получить прибор, позволяющий выполнять исследование процессов в МП-системах
- Использовать в конструкции не дефицитные и недорогие элементы
- Иметь возможность модернизации прибора с минимальными переделками аппаратной части

В результате размышлений родилась конструкция, состоящая из следующих элементов:

- Блок питания
- Модуль связи с ПК
- Память хранения отсчетов
- Узел управления и доступа к памяти
- Блок аналоговых входов
- Блок цифровых входов.

Схема блока предварительной обработки показана на рис.1 Основной элемент – программируемая логическая матрица (CPLD) U1 типа EPM240T100, которая выполняет все операции по записи-чтению памяти данных U2-U5. Управление режимами работы прибора и взаимодействие с ПК возложено на МК U6 PIC18F4550. Взаимодействие МК и CPLD осуществляется по линиям Data[0]-Data[7], путем подачи соответствующих сигналов. Назначение выводов CPLD следующее:

AdData[0]-AdData[15] – входные данные от АЦП

Ram[0]-Ram[31] – шина данных ИМС памяти

Adr[0]-Adr[17] – шина адреса ИМС памяти

Data[0]-Data[7] – шина данных для обмена с МК

Sync – вход триггера синхронизации

CLK - основная тактовая частота

Ctrl_Dat – выбор типа передачи управление/данные

Stb – строб записи в регистры управления

RD_WR_ - направление передачи данных ОЗУ

Rg_Mem – выбор источника адреса для ОЗУ МК/генератор адреса

Подробная структура CPLD изображена на рис.2. Основные элементы и их назначение:

- Формирователь 18-разрядного адреса ОЗУ, inst. Выполняет подсчет тактовых импульсов и установку значений адреса ОЗУ с частотой, равной частоте дискретизации.
- Узел тактирования счетчика адреса на основе inst4. В соответствии со значением в регистре выбора частоты прореживания inst53 формирует импульсы разрешения счета для счетчика адреса, задавая частоту дискретизации
- Блок подсчета принятых данных (счетчик семплов) inst9. Выполняет подсчет принятых количества принятых данных и формирует сигнал остановки адресного счетчика после принятия заданного количества отсчетов. В зависимости от записываемого значения позволяет реализовать различные режимы триггера синхронизации. Перед выполнением каждого цикла захвата в этот счетчик по сигналу Start загружаются данные из регистров inst54 inst56.
- Формирователь сигнала синхронизации, состоящий из двухканального цифрового компаратора inst8, inst11, коммутатора inst1, узла инверсии фронта inst36 и формирователя импульса синхронизации на триггерах inst33, inst34. Выделяет положительный или отрицательный фронт импульса синхронизации и запускает процесс начала подсчета принятых значений. Сигнал Sync2 служит для синхронизации узла тактирования по приходу синхроимпульса, чтобы прореживание отсчетов АЦП происходило максимально близко к моменту синхронизации.
- Автомат переключения режимов работы CPLD на триггерах 8 и 9. Определяет режимы работы схемы:
 - о Останов(St0=0, St1=1)
 - о Ожидание синхросигнала (St0=0, St1=0)
 - о Подсчет принятых данных(St0=1, St1=0)Переходы из одного состояния в другое определяются сигналами старта захвата данных, синхронизации и окончания счета.
- Блок управления внутренними регистрами inst15, inst2. Формирует сигналы загрузки служебных регистров:
 - о счетчика принятых данных (inst54 inst56)
 - о адреса ЦПУ(inst49 inst50)
 - о режима работы(inst6)
 - о коэффициента прореживания.(inst53)
 - о уровня синхронизации каналов(inst46 inst55)
 - о маски синхронизации (inst28 inst37)
- Демультимплексор данных от АЦП inst24, inst25, inst26, inst31, inst32, inst40. Выполняет распараллеливание потока данных от 2-х АЦП на 4 канала шины данных ОЗУ, для снижения скорости потока и формирования строка записи в соответствии с требованиями временной диаграммы.

Принцип работы следующий:

- в регистры счетчика семплов (inst54 inst56) загружаем число, соответствующее количеству интересующих нас семплов после синхроимпульса(0-NumOfSample).
- разрешаем работу счетчика адреса выдав единичный импульс на линию Start и переводя автомат режима работы в состояние ожидания синхроимпульса. Данные начинают записываться в ОЗУ. Одновременно в МК запускаем таймер подсчета импульсов адреса.
- после прихода синхроимпульса автомат режима работы переходит в состояние подсчета принятых данных
- после заданного количества отсчетов счетчик семплов переведет автомат режима работы в состояние останова и тем самым запретит работу счетчика адреса.
- МК определив окончание счета по отсутствию изменений таймера за определенное время, считывает значение таймера и младших разрядов шины адреса и определяет адрес останова.
- вычтя из адреса останова величину размера выборки находим адрес старта отображения и начинаем через регистры-защелки последовательно считывать данные из ОЗУ.

Синхросигнал поступает на inst36 и в зависимости от значения SyncSel[0] может инвертироваться. Далее на триггерах inst33 inst34 реализован сдвиговый регистр, состояние которого контролируется элементом inst35, выходной сигнал которого длительностью один такт основной частоты, формирует импульс синхронизации счетчика прореживания и через элемент 24 переводит счетчик на триггерах 8 и 9 в состояние подсчета импульсов. При этом сигналом St0 блокируется прохождение синхроимпульсов и разрешается прохождение сигнала окончания подсчета данных EnCnt. По окончании подсчета входных данных счетчик на триггерах 8 и 9 блокируется и его блокировка снимается только подачей 1 на линию Start.